



**RESEARCH TO  
BUSINESS**

# INNOVATION PROPOSAL



# ISHTAR- applicazione della tecnologia proposta

La tecnologia **ISHTAR** ha enormi interessi applicativi nei seguenti settori:

- **aerospazio**
- **imaging medicale** basato su medicina nucleare (es. PET, SPECT, Scintigrafia)
- esperimenti di fisica delle **alte energie**

In tali settori è necessario acquisire da numerosi sensori/rivelatori una elevata quantità di dati da trasmettere tramite canali ad alta velocità, diversi **Gbps** (Miliardi di bit per secondo), con circuiti e sistemi in grado di operare in un ambiente radiattivo.

La radioattività è fonte sia di degradazione per danni da accumulo **TID** (Total Ionization Dose, misurata in rad ovvero energia assorbita dalla materia irradiata; 100 rad= 1 Joule/Kg con livelli che vanno dai 0.1 o 1 Mrad per l'aerospazio ai 0.1 o 1 Grad per gli esperimenti di fisica delle alte energie come quelli condotti al Large Hadron Collider –LHC- del CERN) che di errori nell'informazione acquisita e trasmessa per **SEE** (Single Event Effects)



# ISHTAR- applicazione della tecnologia proposta

Per le applicazioni di interesse di **ISHTAR** (aerospazio, medicina nucleare, fisica delle alte energie) è fondamentale:

- avere a disposizione circuiti in grado di operare in maniera fault-tolerant in ambienti radioattivi
- raccogliere i dati provenienti da più canali di sensori
- grazie ad un serializzatore, convogliare i dati in unico flusso dell'ordine di decine di Gbps per poi pilotare con un driver una linea elettrica, o ancora meglio, dei modulatori ottici connessi ad una fibra

In tal modo ad esempio una decina di moduli sensore digitalizzati a 1 Gbps (o un migliaio digitalizzati a 10 Mbps) possono essere raccolti e trasferiti in unico flusso a 10 Gbps verso un sistema di memorizzazione ed elaborazione remoto.

Il sistema di memorizzazione/elaborazione dati può essere distante da pochi metri a qualche decina di metri a bordo di un satellite o in una macchina per PET, o fino a qualche km se si parla della control room di un esperimento di fisica delle alte energie come LHC al CERN.



# ISHTAR vs stato dell'arte

I sistemi di acquisizione dati a bordo di satelliti, così come i rivelatori per imaging biomedicale in PET, o i rivelatori in esperimenti di fisica nucleare, richiedono la raccolta da diversi moduli di sensori ognuno con bande di centinaia di Mbps in un flusso di Gbps o decine di Gbps da convogliare su linee di comunicazione ad alta velocità.

Per queste ultime si ricorre sempre più a link ottici su fibra in cui il passaggio da segnali elettrici a ottici avviene tramite modulatori:

ring resonators o gli interferometri **Mach Zehnder**.

Questi ultimi ricevono un segnale ottico non modulato e sono pilotati da segnali elettrici tramite un driver differenziale ad alta velocità così che all'uscita del modulatore si ha un segnale ottico modulato da quello elettrico.

Il collo di bottiglia di tali sistemi è nella circuiteria di serializzazione e pilotaggio che deve raccogliere i dati da tanti canali con segnali elettrici e creare un flusso ad alta velocità da cui pilotare il modulatore ottico.



# ISHTAR vs stato dell'arte

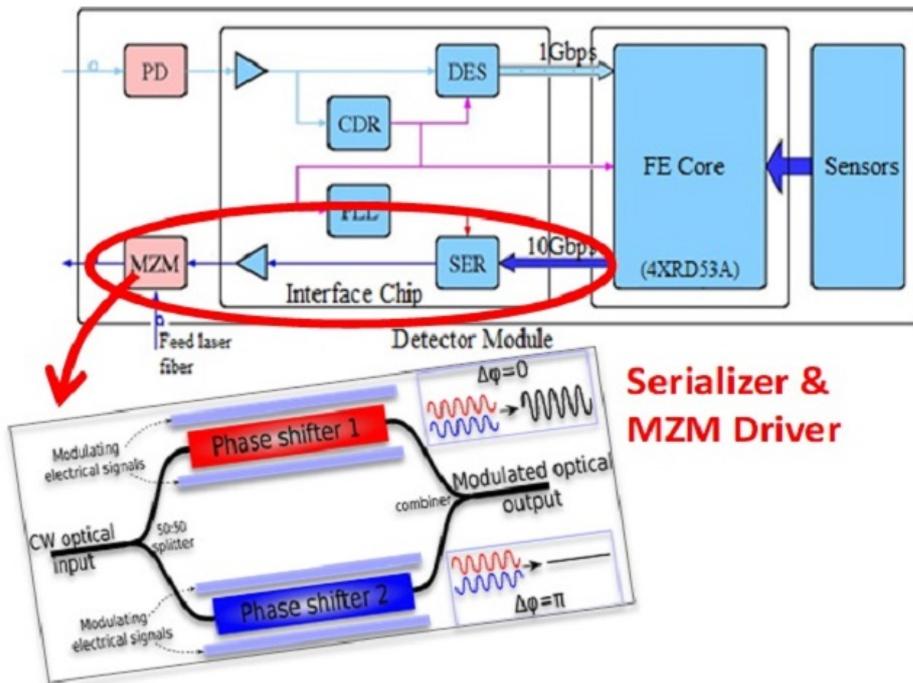
Lo stato dell'arte per serializzatori (**SerDes**) e circuiti per pilotaggio (**driver**) di linee di comunicazioni ad alte velocità è rappresentato da circuiti che possono raggiungere anche le diverse **decine di Gbps** ma non sono in grado di reggere i livelli di radiazioni tipici delle applicazioni di interesse che vanno da pochi krad al Mrad per applicazioni aerospazio fino a valori di 100 Mrad o **1 Grad** per esperimenti di fisica delle alte energie.

Circuiti rad-hard sono spesso realizzati con tecnologie particolari estremamente costose e di difficile integrazione con i circuiti standard realizzati in tecnologie al silicio.

In alternativa, in questo progetto si vogliono progettare circuiti per serializzatori e driver di modulatori elettro-ottici Mach Zehnder in tecnologie standard al silicio (nodi **CMOS**) e dunque low-cost ottenendo la robustezza alle radiazioni tramite opportune strategie di progettazione (approccio **rad-hard by design** piuttosto che rad-hard by technology) quali ad esempio tripla-ridondanza, enclosed layout, circuiti per error detection and correction integrati.



# Esempio applicativo di ISHTAR



Esempio di integrazione del chip proposto (serializzatore e driver) in un sistema completo: rivelatori in strumenti per esperimenti di fisica delle alte energie in cui vari moduli sensore con segnali elettronici sono trasmessi con un unico segnale ottico modulato. Esempi analoghi riguardano i sistemi a bordo di satelliti o i rivelatori per medicina nucleare (es. PET, SPECT,...)



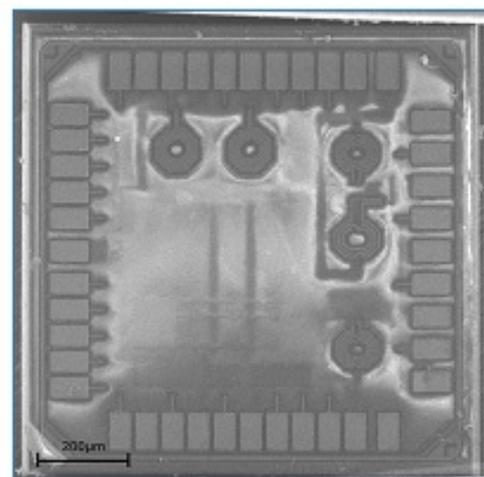
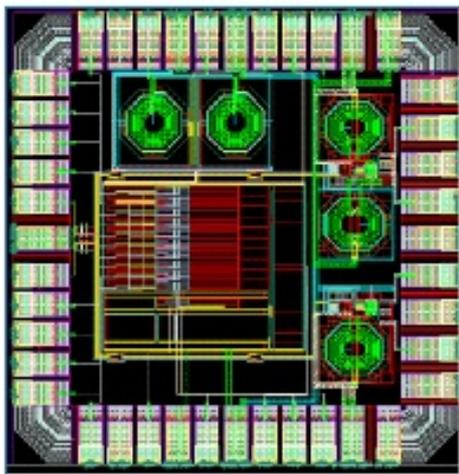
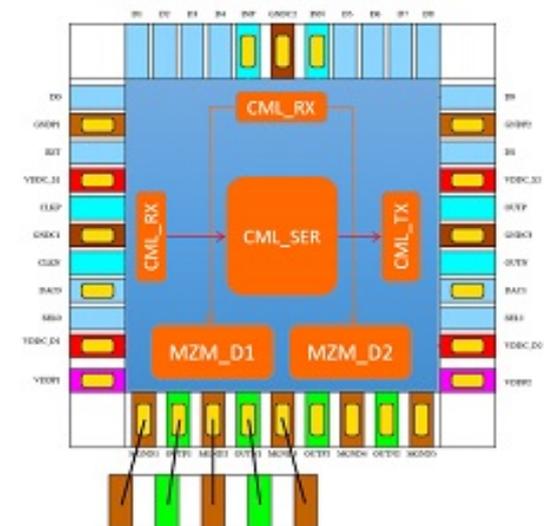
# CASE OF SUCCESS



# ISHTAR-Offerta tecnologica

E' stato già progettato e realizzato un circuito integrato, e scheda di test, in tecnologia CMOS 65 nm tramite i servizi del CERN.

Per tale chip è in corso la fase di test e caratterizzazione elettrica, termica, meccanica e di resistenza alle radiazioni. L'area del chip è di 1mmx1mm con un consumo di potenza sui 100 mW a 10 Gbps (10 pJ di energia per bit).



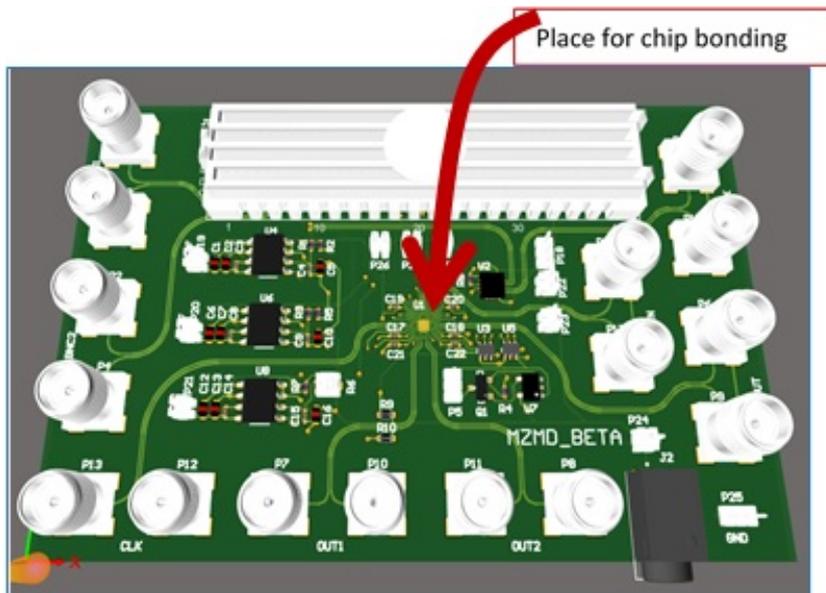
# ISHTAR-Offerta tecnologica

I primi risultati confermano quanto ottenuto in fase di simulazione al CAD e sono promettenti per dimostrare la fattibilità dei circuiti con velocità fino a 10 Gbps (serializzatore ad almeno **10 canali**) per livelli di radiazione fino a 1 Mrad e fino a 5 Gbps per livelli di radiazione fino a **1 Grad**.

A questo seguiranno nei prossimi mesi altre sottomissioni di chip, almeno un'altra in tecnologia CMOS 65 nm ed un'altra in tecnologia **CMOS 28 nm**, per dimostrare la portabilità del progetto in vari nodi tecnologici. Inoltre tecnologie scalate come la 28 nm promettono di ottenere velocità maggiori, fino a **20 Gbps** anche in ambienti radioattivi, con ingombri e consumi di potenza ridotti.



# ISHTAR-scheda di test



# R&D TEAM & ASSET



# R&D Team

Il team di progetto è costituito da un mix del Dipartimento di Ingegneria della Informazione (DII), Università di Pisa e della sezione di Pisa dell'INFN.

In particolare sono coinvolti:

**Sergio Saponara**, Professore Ordinario di Elettronica presso il DII, Università di Pisa, Ingegnere Elettronico, responsabile del progetto e con ventennale esperienza (con oltre 300 pubblicazioni scientifiche nel settore Electronic Engineering e 2500 citazioni in Google Scholar e circa 2000 in Scopus) nella progettazione di circuiti integrati e nell'applicazione di tecnologie ICT ad ambiti quali aerospazio e medicina. In questi ambiti opera infatti anche lo spin-off dell'Università di Pisa Ingeniars di cui il Prof. Saponara è anche socio fondatore.

**Gabriele Ciarpi**, Dottorando del Dottorato di Ricerca in Ingegneria della Informazione, Ingegnere Elettronico, con tema di ricerca sui circuiti integrati per ambienti ostili;

**Fabrizio Palla**, Dirigente di Ricerca dell'INFN, Fisico, con oltre 800 pubblicazioni e 41500 citazioni in Scopus nei settori della fisica delle alte energie e dei rivelatori e apparati per fisica sperimentale in cui è nella lista dei TOP Italian Scientist;

**Guido Magazzù**, Primo Tecnologo dell'INFN, Ingegnere Elettronico, con oltre 100 pubblicazioni e 8000 citazioni in Scopus nei settori dei rivelatori, circuiti e sistemi per fisica sperimentale e fisica delle alte energie.



# Attività brevettuale

Anche grazie al supporto del bando Dimostratori Tecnologici dell'Università di Pisa è prevista una proposta di brevettazione che si prevede di depositare ha come coautori per Università di Pisa Sergio Saponara, Professore Ordinario presso il DII, e Gabriele Ciarpi, Dottorando presso il DII, e per INFN Fabrizio Palla, Dirigente di Ricerca, e Guido Magazzù, Primo Tecnologo.

Un possibile titolo è **"Integrated Serializer and High-speed driver for multi-gbps And Rad-Hard links"**

In Italiano **"Circuiti integrati tolleranti alle radiazioni per serializzazione di dati digitali e pilotaggio di linee di comunicazione ad alta velocità"**.

Si prevede una copertura brevettuale innanzitutto in Italia. Sarà poi valutato se prevedere una estensione all'estero ed in quali paesi.



# TRL di ISHTAR

Il progetto ISHTAR è già a un TRL4.

Infatti è stato già progettato e realizzato un circuito che integra un serializzatore ed un driver per modulatori elettro-ottici Mach-Zehnder in tecnologia CMOS 65 nm.

Il chip è in fase di test.

L'area è 1mm<sup>2</sup> con un consumo di potenza di 100 mW a 10 Gbps (10 pJ di energia per bit).

I primi risultati confermano quanto ottenuto in fase di simulazione al CAD e sono promettenti per dimostrare la fattibilità dei circuiti con velocità fino a 10 Gbps (serializzatore a 10 canali) per livelli di radiazione fino a 1 Mrad e fino a 5 Gbps per livelli di radiazione fino a 1 Grad.

**Grazie ai fondi richiesti nel bando Dimostratori Tecnologici dell'Università di Pisa sarà portato almeno a ad un livello TRL6.**



# OPPORTUNITY



# Possibilità di sfruttamento tecnologico

Il prototipo finale sviluppato, essendo frutto di diverse reiterazioni e diverse sessioni di test (su tecnologia sia a 65 nm che 28 nm), e sia come componente a sè, che integrato in un sistema completo, sarà di livello **TRL6**.

Il chip contenente un serializzatore ad alta velocità ed un driver per modulatori ottici permetterà in ambienti ostili, quali aerospazio, medicina nucleare, e fisica delle alte energie di connettere numerosi canali digitali da moduli sensore in un unico flusso digitale da 10 o **20 Gbps** da incanalare in una fibra ottica. Difatti sarà sviluppato un chip integrato che permetterà una connessione plug & play da un mondo elettronico multi-canale ad un mondo ottico con ingombri e consumi di potenza bassissimi (1 mm<sup>2</sup> di area ed un consumo di potenza sui 100 mW fino a 20 Gbps, ovvero una **energia di 5 pJ/bit**).

Come dichiarato saranno sviluppate e teste due configurazioni: una per dosi di radiazioni medie, es fino a **1 Mrad per spazio**, che estreme, fino a **1 Grad, per fisica delle alte energie**.

Le specifiche saranno consolidate con stakeholder quali CERN, ASI, ESA, SITAEL, INGENIARS, THALES ALENIA SPACE, CAEN, LEONARDO e dunque la tecnologia sviluppata sarà pronta a rispondere ai bisogni dei sistemi ICT a bordo di satelliti, integrati in macchinari di imaging di medicina nucleare (es. PET), essere integrato negli upgrade di LHC negli esperimenti di fisica delle alte energie al CERN.



# Ambiti tecnologici

Con riferimento ai **12 cluster tecnologici nazionali** Il progetto ISHTAR risponde ai bisogni del cluster **Aerospazio** (come dimostrato anche dalla lettera di interesse dell'azienda SITAEL).

Con riferimento alle tecnologie definite nella **Smart Specializations della Regione Toscana** Il progetto ISHTAR copre gli aspetti di **ICT e Fotonica**.



# Contatti: Lab I-CAS

Laboratorio **I-CAS: Integrated & embedded Circuits And Systems**

c/o  
Dipartimento di Ingegneria della Informazione  
via G. Caruso 16, 56122, Pisa, Italia  
[https://people.unipi.it/sergio\\_saponara/](https://people.unipi.it/sergio_saponara/)

Expertise:

- **Integrated Circuits**
- **Embedded** HW&SW Systems
- **System Integration**

**I3CAS** Applications:

Industry 4.0

Computing, **C**ommunications, **C**ontrols

**A**utomotive

**S**pace & rad-hard electronics

Regione Toscana



PIATTAFORMA TOSCANA  
**INDUSTRIA 4.0**



fondazione  
sistema toscana

# Contatti: CrossLab

Crosslab Industrial IoT  
<https://crosslab.dii.unipi.it/>

Industrial IoT for Industry 4.0  
Progetto Dipartimenti di Eccellenza - MIUR 2018-2022

Regione Toscana



PIATTAFORMA TOSCANA  
INDUSTRIA 4.0



fondazione  
sistema toscana



**RESEARCH TO  
BUSINESS**